

(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開2003-209448

(P2003-209448A)

(43)公開日 平成15年7月25日(2003.7.25)

(51)Int.Cl.⁷H 0 3 F 3/68
1/56

識別記号

F I

H 0 3 F 3/68
1/56

データベース(参考)

B 5 J 0 6 9
5 J 0 9 1

審査請求 未請求 請求項の数10 O L (全 8 頁)

(21)出願番号 特願2002-373345(P2002-373345)

(22)出願日 平成14年12月25日(2002.12.25)

(31)優先権主張番号 10/039682

(32)優先日 平成13年12月31日(2001.12.31)

(33)優先権主張国 米国 (US)

(71)出願人 500587067

アギア システムズ インコーポレーテッ
ドアメリカ合衆国, 18109 ペンシルヴァニ
ア, アレンタウン, ユニオン プールヴァ
ード 555

(72)発明者 ロジャー エー. フラッティ

アメリカ合衆国 19540 ペンシルヴァニ
ア, モーントン, インベリアル ドライヴ
601

(74)代理人 100064447

弁理士 岡部 正夫 (外10名)

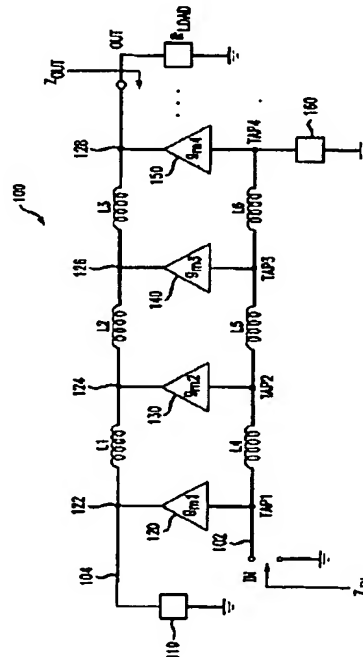
最終頁に続く

(54)【発明の名称】 テーバード相互コンダクタンスアーキテクチャを備える分布増幅器

(57)【要約】

【課題】 本発明はテーバード相互コンダクタンスアーキテクチャを備える分布増幅器を提供する。

【解決手段】 本発明による改善されたトランス(伝達)インピーダンスおよび/あるいは利得を持つ分布増幅器は入力伝送ラインと出力伝送ラインを備え、入力伝送ラインはこの分布増幅器の入力を形成し、これと関連する特性インピーダンスを持ち、出力伝送ラインはこの分布増幅器の出力を形成し、これと関連する特性インピーダンスを持つ。



【特許請求の範囲】

【請求項 1】 入力伝送ライン、出力伝送ライン、および複数の増幅段を備える分布増幅器であって：前記入力伝送ラインがこの分布増幅器の入力を形成し、これと関連する特性インピーダンスを持ち；前記出力伝送ラインがこの分布増幅器の出力を形成し、これと関連する特性インピーダンスを持ち；前記複数の増幅段の少なくとも一つのサブセットの各々が入力と出力を備え、このサブセット内の各増幅段の入力が入力伝送ラインに結合され、このサブセット内の各増幅段の出力が出力伝送ラインに結合され、このサブセット内の各増幅段がそれと関連する相互コンダクタンスを持ち、この相互コンダクタンスが各増幅段内に各増幅段の対応する入力の入力信号の減衰を実質的に補償する利得を生成するように構成（調節）されることを特徴とする分布増幅器。

【請求項 2】 分布増幅器内の個々の増幅段がそれと関連する相互コンダクタンスを持ち、この相互コンダクタンスがその増幅段内にその増幅段の対応する入力の入力信号の減衰を実質的に補償する利得を生成するように構成されることを特徴とする請求項 1 記載の分布増幅器。

【請求項 3】 さらに複数のコイルを備え、各コイルが 2 つの隣接する増幅段の入力の間で入力伝送ラインと直列に結合され、さらに 2 つの隣接する増幅段の出力の間で出力伝送ラインと直列に結合されることを特徴とする請求項 1 記載の分布増幅器。

【請求項 4】 前記複数のコイルの少なくとも一つが、
(i) 対応する増幅段の入力容量或いは；(ii) 対応する増幅段の出力容量の少なくとも一つに実質的に整合されたインダクタンスを持つように構成されることを特徴とする請求項 3 記載の分布増幅器。

【請求項 5】 前記サブセット内の各増幅段の相互コンダクタンスが、(i) 対応する増幅段内の少なくとも一つのトランジスタの幅対長さ (W/L) 比；(ii) 対応する増幅段内の少なくとも一つのトランジスタのエミッタエリア；或いは (iii) 対応する増幅段内の少なくとも一つのトランジスタ内の電流を選択的に調節することで構成（調節）されることを特徴とする請求項 1 記載の分布増幅器。

【請求項 6】 前記複数の増幅段の少なくとも一つの増幅段がこの少なくとも一つの増幅段の利得がこの少なくとも一つの増幅段の出力の所の出力伝送ライン上の出力信号の減衰を実質的に補償するように構成されることを特徴とする請求項 1 記載の分布増幅器。

【請求項 7】 複数の増幅段を含む分布増幅器を形成する方法であって、これら増幅段の少なくともあるサブセットの各々がこれと関連する相互コンダクタンスを持ち、このサブセット内の各増幅段の入力が入力伝送ラインに結合され、このサブセット内の各増幅段の出力が出力伝送ラインに結合され、この方法が：このサブセット

内の各増幅段の対応する入力の入力信号の減衰を決定するステップ；およびこのサブセット内の増幅段の相互コンダクタンスをこのサブセット内の各増幅段の利得がその増幅段の対応する入力の入力伝送ライン上の入力信号の減衰を実質的に補償するように選択するステップを含むことを特徴とする方法。

【請求項 8】 さらに、前記複数の増幅段の少なくとも一つの増幅段の相互コンダクタンスをこの少なくとも一つの増幅段の利得がこの少なくとも一つの増幅段の対応する出力の所の出力伝送ライン上の出力信号の減衰を実質的に補償するように選択するステップを含むことを特徴とする請求項 7 記載の方法。

【請求項 9】 さらに：前記入力伝送ラインをこの入力伝送ラインの特性インピーダンスが前記複数の増幅段の少なくとも一つと関連する入力容量を実質的に補償するように構成するステップを含むことを特徴とする請求項 7 記載の方法。

【請求項 10】 少なくとも一つの分布増幅器を備える集積回路であって、この少なくとも一つの分布増幅器が入力伝送ライン、出力伝送ライン、および複数の増幅段を備え；前記入力伝送ラインがこの分布増幅器の入力を形成し、これと関連する特性インピーダンスを持ち；前記出力伝送ラインがこの分布増幅器の出力を形成し、これと関連する特性インピーダンスを持ち；前記複数の増幅段の各々が入力と出力を持ち、各増幅段の入力が入力伝送ラインに結合され、各増幅段の出力が出力伝送ラインに結合され、これら複数の増幅段の少なくともあるサブセット内の各増幅段がそれと関連する相互コンダクタンスを持ち、この相互コンダクタンスがその増幅段内にその増幅段の対応する入力の入力信号の減衰を実質的に補償する利得を生成するように構成されることを特徴とする集積回路。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は一般的には分布増幅器、より詳細には、分布増幅器内の静止電流を比例して増加させることなく、分布増幅器内の総利得を増加させるための技法に関する。

【0002】

【従来の技術】分布増幅器は当分野において周知である。これら分布増幅器は通常は複数の基本増幅段を備え、これらが入力伝送ラインと出力伝送ラインの間にこれら基本増幅段の出力が結果としての増幅された信号を生成するようなやり方にて接続される。

【0003】分布増幅器内の基本増幅段の各々は、これら増幅段の入力および出力インピーダンスに影響を及ぼす殆どは容量性のリアクタンスを含む。適正に設計された分布増幅器は、これらリアクタンスが電力の伝達に動作の所望周波数レンジにおいて及ぼす影響を最小化するために、これらを補償する。従来は、これは、入力およ

び出力伝送ラインに結合された補償ネットワークを設けることで達成された。これら補償ネットワークは典型的にはこれらの長手方向に沿ってインダクタンス (inductances) と容量 (capacitance) の両方を、特定の特性インピーダンスを持つ短な伝送ラインにみえるようやり方にて、挿入することで達成された。

【0004】インダクタンスにて分離された場合、集中型か分布型かに関係なく、各増幅段の入力容量は伝送ライン全体の特性インピーダンスを決定する。従来の分布増幅器アーキテクチャ (distributed amplifier architectures) と関連する一つの問題は、信号が入力伝送ラインを下流方向に伝搬するにつれてこれが減衰され、このため各一連の増幅段に入力された電力が著しく低減されることである。この問題は出力伝送ライン上でも発生するが、これはこれら信号は各増幅段の相互コンダクタンスにて増幅されるために通常はそれほど重大な問題とはならない。ある与えられた数の増幅段に対して、入力電力の減衰は分布増幅器から得られる総出力電力および利得を劣化させる。

【0005】

【発明が解決しようとする課題】入力電力の減衰を低減するための従来の技法には、追加の増幅段を分布増幅器に結合するやり方が含まれる。ただし、このアプローチには、入力信号の減衰のために、収益逡減点 (point of diminishing returns) が存在する。さらに、追加の増幅段を使用すると、分布増幅器のサイズおよび電力消費の両方が増加する。分布増幅器の総利得を増加するためのもう一つの従来のアプローチにおいては、伝送ライン上の最悪の場合の損失を補償するために各増幅段の相互コンダクタンスが一様に増加される。ただし、増幅段の相互コンダクタンスを一様に増加するためには、通常は分布増幅器の各増幅段の一つあるいは複数のトランジスタのサイズを増加することが必要となり、このアプローチでは周波数応答が著しく劣化し、分布増幅器内の静止 (零入力) 電流が不当に増加する。

【0006】

【課題を解決するための手段】本発明は、分布増幅器内の静止電流を比例して増加することおよび/あるいは周波数応答に目立って劣化させることなく、分布増幅器内の出力トランス (伝達) インピーダンス (transimpedance) を効率的に改善するためおよび/あるいは総利得を効率的に増加させるための技法を提供する。さらに、これら性能の向上は分布増幅器のサイズを大幅に増加することなく達成される。

【0007】本発明の一面によると、改善された出力トランス (伝達) インピーダンスを持つ分布増幅器は、入力伝送ラインと出力伝送ラインの間に接続された複数の増幅段を備える。これら増幅段の少なくともサブセット

の各々は、これと関連する相互コンダクタンスを持ち、この相互コンダクタンスはその増幅段内に入力伝送ラインおよび/あるいは出力伝送ライン上の入力信号の減衰を実質的に補償する利得を生成するように構成 (調節) される。こうして、このサブセット内の各一連の増幅段の相互コンダクタンスは、各増幅段の入力の所の入力ラインの損失に従って増加される。こうして、このサブセットの各増幅段は、入力伝送ラインの損失を補償するように個別に構成される。本発明の一つの好ましい実施例においては、分布増幅器内の各増幅段は、入力伝送ラインおよび/あるいは出力伝送ライン上の対応する入力および/あるいは出力の所の入力信号の減衰を実質的に補償する相互コンダクタンスを持つように構成される。

【0008】本発明のもう一面によると、複数の増幅段を備える分布増幅器を形成するための方法が提供される。これら増幅段の各々は、それと関連する相互コンダクタンスを持ち、入力と出力を備え、これら複数の増幅段の入力は入力伝送ラインに接続され、これら増幅段の出力は出力伝送ラインに接続される。この方法は：これら複数の増幅段の少なくともサブセットの各出力の所の入力信号の減衰を決定するステップ；およびこのサブセット内の各増幅段の相互コンダクタンスをこのサブセット内のこれら複数の増幅段の各々の利得がこれら増幅段の対応する入力の所での入力伝送ライン上の入力信号の減衰を実質的に補償するように選択するステップを含む。

【0009】本発明のこれらおよびその他の特徴および長所が本発明の実施例の以下の詳細な説明を付属の図面との関連で読むことで一層明らかになるものである。

【0010】

【発明の実施の形態】以下では、本発明が例えば光受信機前置用途に用いられる一例としての4段分布増幅器回路との関連で説明される。ただし、本発明はこのあるいは任意の特定の分布増幅器アーキテクチャもしくは用途に制限されるものではなく、本発明はより一般的に、分布増幅器内の静止 (零入力) 電流 (quiescent current) を比例して増加させることなく、分布増幅器のトランス (伝達) インピーダンス (transimpedance) および/あるいは利得を改善することが要望される任意の適当な分布増幅器アーキテクチャに適用することができる。さらに、ここで説明される発明はある特定の半導体製造プロセスに制限されるものではなく、これらに限られるものではないが金属-酸化物-半導体 (MOS)、バイポーラおよび金属-半導体電界効果トランジスタ (metal-semiconductor field-effect-transistor, MESFET) 技術を含むプロセスにも適用できるものである。ここで用いられる「増幅器 (amplifier)」なる用語は本質的に回路に加えられる入力信号に1以上の所定の利得を乗算するための回路

を指す。

【0011】図1は本発明の一面に従って構成された一例としての分布増幅器100を示す略図である。分布増幅器100は、複数の増幅段120、130、140および150を備え、各増幅器は入力と出力を持つ。説明の分布増幅器100は4つの増幅段を持つように示されるが、本発明の範囲内で、ここに説明される技法に従って任意の数の増幅段を用いることができるものである。

【0012】この分布増幅器100においては、入力信号は分布増幅器の入力INを通じて受信される。分布増幅器100は、入力INにおいて測定されたときの入力インピーダンス Z_{IN} を持ち、こうすることで分布増幅器をインピーダンス Z_{IN} と実質的に等しい特性インピーダンスを持つ外部入力伝送ライン（図示せず）あるいはインピーダンス Z_{IN} と実質的に等しい出力インピーダンスを持つ先行する回路もしくは段（図示せず）と接続することが可能にされる。入力インピーダンスは、例えば、分布増幅器100を標準の50オーム伝送ラインと接続できるようにするために50オームのオーダとされるが、ただし、入力インピーダンス Z_{IN} は、分布増幅器100に接続される伝送ラインもしくは回路によって要求される任意の値とすることができる。

【0013】分布増幅器100内においては、同様にして、出力信号が分布増幅器100の出力OUTの所に生成される。分布増幅器100は、これと関連して出力OUTの所で測定されたときの出力インピーダンス Z_{OUT} を持ち、こうすることで分布増幅器をインピーダンス Z_{OUT} と実質的に等しい特性インピーダンスを持つ外部出力伝送ライン（図示せず）あるいはインピーダンス Z_{OUT} と実質的に等しい入力インピーダンスを持つ後続の回路もしくは段（図示せず）と接続できるようにされる。出力インピーダンスは、例えば、分布増幅器100を標準の50オーム伝送ラインと接続できるようにするために50オームのオーダとされるが、ただし、出力インピーダンス Z_{OUT} は、分布増幅器100に接続される伝送ラインもしくは回路によって要求される任意の値に構成できる。

【0014】分布増幅器100の増幅段120、130、140、150は、入力伝送ライン102上の各ノードあるいはタップと出力伝送ライン104上の対応するノードとの間に接続される。例えば、説明の分布増幅器100においては、増幅段120の入力はノードTAP1の所で入力伝送ラインに接続され、増幅段120の出力はノード122の所で出力伝送ラインに接続される。同様に、増幅段130の入力はノードTAP2の所で入力伝送ラインに接続され、増幅段130の出力はノード124の所で出力伝送ラインに接続され、増幅段140の入力はノードTAP3の所で入力伝送ラインに接続され、増幅段140の出力はノード126の所で出力伝送ラインに接続され、そして、増幅段150の入

力はノードTAP4の所で入力伝送ラインに接続され、増幅段150の出力はノード128の所で出力伝送ラインに接続される。

【0015】入力伝送ライン102と出力伝送ライン104は、好ましくは、高周波動作（例えば、75ギガヘルツ（GHz）に適する同一平面構造（coplanar structures）として形成される。入力伝送ライン102と出力伝送ライン104は、両方とも、それと関連する各々のラインインピーダンスを持つ。本発明から逸脱することなく、伝送ラインを実現するための代替構造、例えば、各々が必要に応じて選択的に調節することができる関連するある特性インピーダンスを持つ螺旋コイルおよび導体バスなどを用いることもできる。図1から明らかなように、伝送ライン102、104は、これら複数の増幅段の対応する入力あるいは対応する出力間に接続された分布直列コイルを備え、コイルL1、L2およびL3は出力伝送ライン104に対応し、コイルL4、L5およびL6は入力伝送ライン102に対応する。より詳細には、説明の分布増幅器においては、コイルL4は増幅段120と130の入力の間に、それぞれ、ノードTAP1とTAP2の所で接続され、コイルL5は増幅段120と130の出力の間に、それぞれ、ノード122と124の所で接続される。同様に、コイルL6は増幅段130と140の入力の間に、それぞれ、ノードTAP2とTAP3の所で接続され、コイルL2は、それぞれ、増幅段130と140の出力の間にノード124と126の所で接続される。コイルL6は増幅段140と150の入力の間に、それぞれ、ノードTAP3とTAP4の所で接続され、コイルL3は増幅段140と150の出力の間に、それぞれ、ノード126と128の所で接続される。

【0016】これら直列コイルL1～L6は純粋に誘導性のインピーダンスとして示されるが、これらインピーダンスの各々はより正確には対応するコイルLと直列に接続されたライン抵抗R（図示せず）、およびコイルとアースとの間に接続された分路容量C（図示せず）を含み、これらも伝送ライン102、104に沿っての信号の減衰に寄与する。ただし、この分路ラインの容量は、複数の増幅段の各々と関連する入力容量や出力容量と比較すると、無視できるほど小さい。これら直列のR-Lと分路容量Cの表現は典型的な伝送ラインのモデルを良く近似し、このため本発明の目的に対してはそうのように扱われる。これらラインの特性インピーダンスは、必要に応じて、例えば、増幅段の入力および／あるいは出力容量を補償するために、伝送ライン102、104内の直列インダクタンスを変化させることで調節することができる。ただし、これら伝送ラインと関連する直列抵抗は簡単には除去することができず、従って、分布増幅器100はこの直列抵抗に対応する信号の損失を補償するように構成される必要がある。

【0017】入力伝送ライン102は、好ましくは、入力伝送ラインに接続された入力終端インピーダンス160を備える。より詳細には、入力終端インピーダンス160は、ノードTAP4の所の最終増幅段150への入力とアースであり得る負の電圧源との間に接続される。入力終端インピーダンス160の値は、好ましくは、入力伝送ライン102のインピーダンス、典型的には約50オームと実質的に一致するように選択される。同様に、出力伝送ライン104は、好ましくは、出力伝送ラインに接続されたバック終端インピーダンス110を備える。より詳細には、バック終端インピーダンス110は、ノード122の所の第一の増幅段の出力とアースとの間に接続される。バック終端インピーダンスの値は、好ましくは、出力伝送ライン104のインピーダンス、これも典型的には約50オームと実質的に一致するように選択される。当業者においては理解できるように、これら入力およびバック終端インピーダンスは、各々の終端点における各々の終端ラインの所望の特性インピーダンスが達成されるように、必要に応じて、純粋にリアクタンス性（誘導性および／あるいは容量性）のインピーダンスとすることも、純粋に抵抗性のインピーダンスとすることも、あるいは抵抗性とリアクタンス性のインピーダンスを組合せて用いることもできる。さらに、図1に示すように、分布増幅器100の出力OUTとアースの間には R_{load} として表される負荷インピーダンスが接続される。

【0018】分布増幅器100を構成する増幅段120、130、140、150は、好ましくは、相互コンダクタンス（transconductance）を用いて実現され、各相互コンダクタンス段は、それらと関連して、各々、 g_{m1} 、 g_{m2} 、 g_{m3} および g_{m4} なる所定の相互コンダクタンスを持つ。本発明と共に用いるのに適する増幅段の詳細については、例えば、Paul R. Grayらによるテキスト「Analysis and Design of Analog Integrated Circuits（アナログ集積回路の解析および設計）」、John Wiley & Sons（2001）、およびAlan B. Grebeneによるテキスト「Bipolar and MOS Analog Integrated Circuit Design（バイポーラおよびMOSアナログ集積回路の設計）」、John Wiley & Sons（1984）において詳しく説明されている。このため、増幅段の詳細な説明はここでは割愛するが、詳しくはこれらを参照されたい。

【0019】理想的な分布増幅器内の各増幅段は、典型的には同一であり、このため理想的な分布増幅器内の各増幅段と関連する相互コンダクタンス（ g_m ）は同一となる。各増幅段に対する相互コンダクタンスは、好ましくは、各増幅段の利得がその分布増幅器に対する所望の

利得Aを増幅段の数nで割った値と等しくなるように選択される。ここで、nは1以上の整数を表す。こうして、従来の分布増幅器によって生成される出力信号は、以下のように近似できる：

出力信号 = $g_m \times$ 増幅段の数 \times 負荷インピーダンス（ R_{load} ） \times 入力信号

【0020】前述のように、分布増幅器100内の伝送ライン102、104と関連し、分布信号損失（distributed signal loss）が存在する。この損失は、入力信号が伝送ラインに沿って分布増幅器の入力INから出力OUTに向かって伝搬するにつれて増加する。このため、各増幅段の実際の利得は、補償が採用されない場合は、段当たりの理想的な利得A/nより小さくなる。図2は、一例としての6段分布増幅器に対する入力信号の減衰を示す。波形210は第一の増幅段に入力されるタップT1の所の入力信号を表し、波形220は第二の段に入力されるタップT2の所の入力信号を表し、波形230は第三の段に入力されるタップT3の所の入力信号を表し、波形240は第四の段に入力されるタップT4の所の入力信号を表し、波形250は第五の段に入力されるタップT5の所の入力信号を表し、波形260は第六の段に入力されるタップT6の所の入力信号を表す。図2には、入力伝送ラインに沿っての各タップT1～T6の所の入力信号のタップT1に対する相対的な振幅（大きさ）も示される。例えば、タップT2の所では入力信号は0.8612に減衰され、タップT6の所では入力信号はほとんど半分に、すなわち、0.506に減衰される。

【0021】再び図1に戻り、本発明によると、分布増幅器100内の各増幅段120、130、140、150の相互コンダクタンスは、各損失を補償するために、入力伝送ライン102上の入力信号の、各増幅段の入力の所で測定されたときの減衰と実質的に整合される。こうして、分布増幅器100の入力INに対して、入力伝送ラインを下る各増幅段は次々と、好ましくは、前の増幅段の相互コンダクタンスより大きな相互コンダクタンス、つまり、 $g_{m1} < g_{m2} < g_{m3} < g_{m4}$ を持つ。こうして、本発明による分布増幅器100はテーパード相互コンダクタンスアーキテクチャ（tapered transconductance architecture）を持つものとみなすことができる。

【0022】本発明によると、各増幅段の相互コンダクタンスを出力伝送ライン104上の信号減衰を補償するために調節することもできるが、出力伝送ラインと関連する損失は、通常は、出力信号の損失は特定の増幅段の入力に帰還されるときその増幅段の利得にて割られるために、入力伝送ライン102と比較してかなり小さい。このため、以下では、説明を簡単にするために、分布増幅器100内の増幅段の相互コンダクタンスは入力信号の減衰を補償するためにのみ調節されるものと想定され

る。

【0023】それぞれ、増幅段120、130、140、150に対応する相互コンダクタンス g_{m1} 、 g_{m2} 、 g_{m3} 、 g_{m4} が互いに同一であることは考えにくく、このため出力信号の利得はより適切には上述の式の変形を用いて決定される。より具体的には、分布増幅器100によって出力OUTの所に生成される出力信号は、以下のように近似される：

出力信号 $=g_{m1} \times g_{m2} \times g_{m3} \times g_{m4} \times$ 負荷インピーダンス (R_{LOAD}) \times 入力信号

【0024】分布増幅器100内にこれより少数の増幅段が用いられる場合は、これら余分な段の相互コンダクタンスは上述の式から省かれ、同様に、より多くの増幅段が用いられる場合は、これら追加の段の相互コンダクタンスが上述の式内に追加される。

【0025】前述のように、各増幅段の相互コンダクタンスは、各増幅段内にその増幅段の入力の所で測定されたときの入力信号の減衰を実質的に補償する利得を生成するように選択される。好ましくは、分布増幅器100の入力INに最も近い第一の増幅段120の相互コンダクタンス g_{m1} が、続く増幅段130、140、150の相互コンダクタンス g_{m2} 、 g_{m3} 、 g_{m4} を計算するための基準として用いられる。第一の増幅段120の相互コンダクタンス g_{m1} は、好ましくは、第一の増幅段の利得が実質的に所望の利得Aを説明の分布増幅器100では4とされる増幅段の総数にて割った値と実質的に等しくなるように選択されるが、ただし、任意の所定の相互コンダクタンスを選択することもできる。第一の増幅段120への入力TAP1の所では本質的に入力信号の損失は存在しないため、第一の段の相互コンダクタンスは入力信号の損失を補償するための調節は必要とされない。こうして、増幅段の利得は相互コンダクタンスと正比例するために、第一の増幅段120の相互コンダクタンスは以下のように決定される：

【数1】

$$g_{m1} \propto \frac{A}{4}$$

【0026】第二の増幅段130の入力TAP2の所の入力信号の減衰は、ノードTAP2の所の信号の大きさをノードTAP1の所の信号の大きさに割った比として決定される。この減衰値は1より小さい。入力伝送ライン102に沿っての各々のノードの所の入力信号の相対的な大きさは、例えば、当業者において周知の従来のネットワーク解析技法あるいはネットワークシミュレーション結果を用いて決定することができる。解は典型的な電圧分割問題と一貫したやり方にて決定することができる。いったんこの減衰値が決定されると、第二の増幅段130の相互コンダクタンスが、これに従って、好ましくは、入力信号の減衰が実質的に補償されるように増加

される。こうして、分布増幅器100内の第二の増幅段130の相互コンダクタンス g_{m2} は好ましくは以下のように決定される：

【数2】

$$g_{m2} = \frac{g_{m1}}{T2}$$

ここで、T2はノードTAP2の所の入力信号の減衰を表す。残りの増幅段140、150の相互コンダクタンスも類似に以下のように決定される：

【数3】

$$g_{m3} = \frac{g_{m1}}{T3}$$

$$g_{m4} = \frac{g_{m1}}{T4}$$

ここで、T3とT4は、それぞれ、ノードTAP3とTAP4の所の入力信号の減衰を表す。

【0027】分布増幅器100内に金属-酸化物-半導体(MOS)デバイスが採用されるものと想定すると、ある特定の増幅段の相互コンダクタンスは、例えば、その増幅段を構成する一つあるいは複数の入力トランジスタの幅Wを、それら入力トランジスタの長さLは一定に保ちながら、変化させ、これによって特定のトランジスタのW/L比を増加させることで選択的に調節することができる。こうして、ある与えられた増幅段内の入力トランジスタの幅を増加させると、その段の相互コンダクタンスは比例的に増加する。増幅段の相互コンダクタンスは、他の適当な技法を用いて、例えば、その増幅段を構成する入力トランジスタ内の静止電流を変化させることによって調節することができる。前述のように、本発明の技法はMOS製造プロセスに制限されるものではなく、本発明は、これに限定されるものではないが、例えば、バイポーラおよびMESFETプロセス技術を含む他の半導体プロセスにおいて用いることもできる。例えば、バイポーラプロセスにおいては、入力トランジスタの相互コンダクタンスは概ね I_c/V_T にて近似することができ、ここで I_c はトランジスタ内のコレクタ電流を表し、 V_T はトランジスタの熱電圧を表し、後者は典型的には300度ケルビン(K)において約26ミリボルト(mV)である。従って、バイポーラプロセスにおいては、相互コンダクタンスは、例えば、当業者においては理解できるように、トランジスタ内のコレクタ電流 I_c あるいはトランジスタのエミッタ領域を変化させることで選択的に調節することができる。

【0028】本発明のこれら技法によると、各増幅段の相互コンダクタンスは、好ましくは、各増幅段への入力の所の入力信号の相対的な減衰量に比例するように定められる。前述のように、入力信号の相対的な減衰量は倍

11

号が入力伝送ライン 102 に沿って入力 IN から分布増幅器 100 の出力 OUT に向かって伝搬するにつれて増加するために、入力伝送ラインに沿っての一連の増幅段の相互コンダクタンスは、各々の信号損失を補償するために、各増幅段の出力の所の有効利得が伝送ラインの損失がなかった場合は理想的な利得 A/n と実質的に一致するように次第に増加される。ここで、 A は分布増幅器の所望の利得を表し、 n は分布増幅器内の増幅段の数を表す。

【0029】分布増幅器 100 内の各増幅段は必ずしも上述のように構成される必要はなく、代替として、分布増幅器内の一つあるいは複数の増幅段から成るサブセットのみを説明のやり方にて構成することで、本発明の少なくとも幾つかの目的および長所を達成することもできる。

【0030】上では本発明の幾つかの実施例が図面を用いて説明されたが、本発明はこれら具体的な実施例に制

12

* 限されるものではなく、当業者においては理解できるように、本発明の範囲あるいは精神から逸脱することなく、他の様々な変更および修正が可能である。

【図面の簡単な説明】

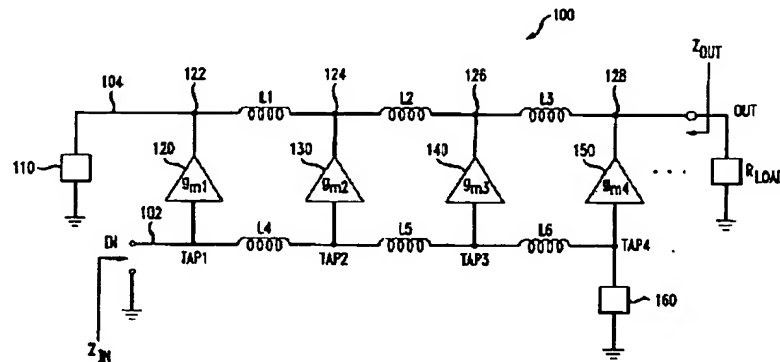
【図 1】本発明に従って構成された一例としての分布増幅器を示す略図である。

【図 2】一例としての 6 段分布増幅器内の伝送ラインに沿っての各入力タップの所の入力信号の減衰を示すグラフである。

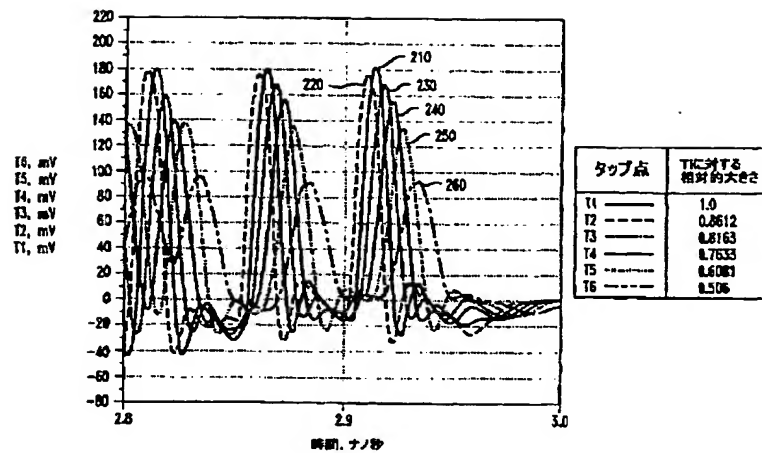
【符号の説明】

- 100 分布増幅器
- 110 バック終端インピーダンス
- 120、130、140、150 増幅段
- 102 入力伝送ライン
- 104 出力伝送ライン
- 160 入力終端インピーダンス

【図 1】



【図2】



フロントページの続き

Fターム(参考) 5J069 AA01 AA21 AA35 CA36 CA92
 FA15 HA33 KA00 TA01 TA06
 5J091 AA01 AA21 AA35 CA36 CA92
 FA15 HA33 KA00 TA01 TA06

BEST AVAILABLE COPY